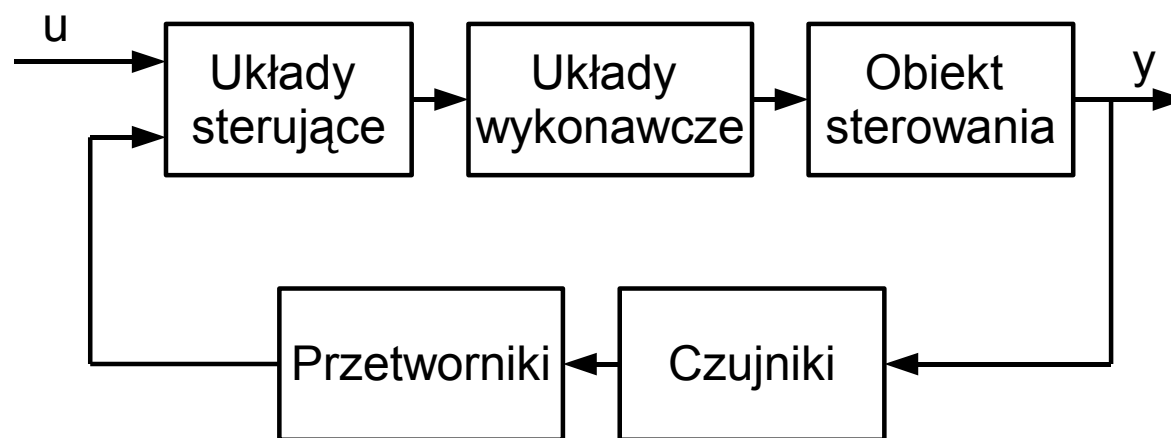


Budowa i oprogramowanie komputerowych systemów sterowania

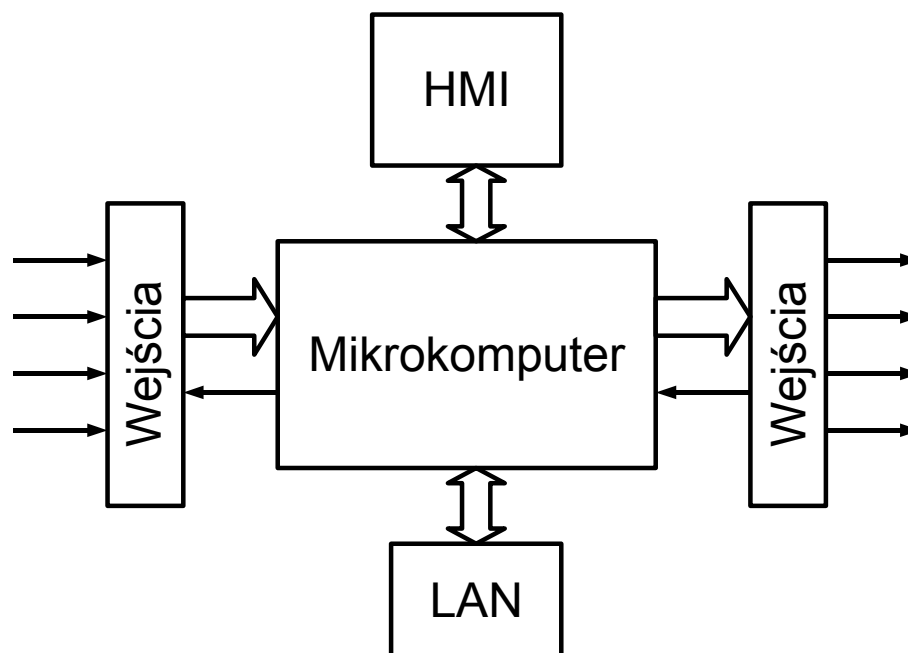
Wykład 5

Architektura i magistrale komputerów przemysłowych

Układ sterowania

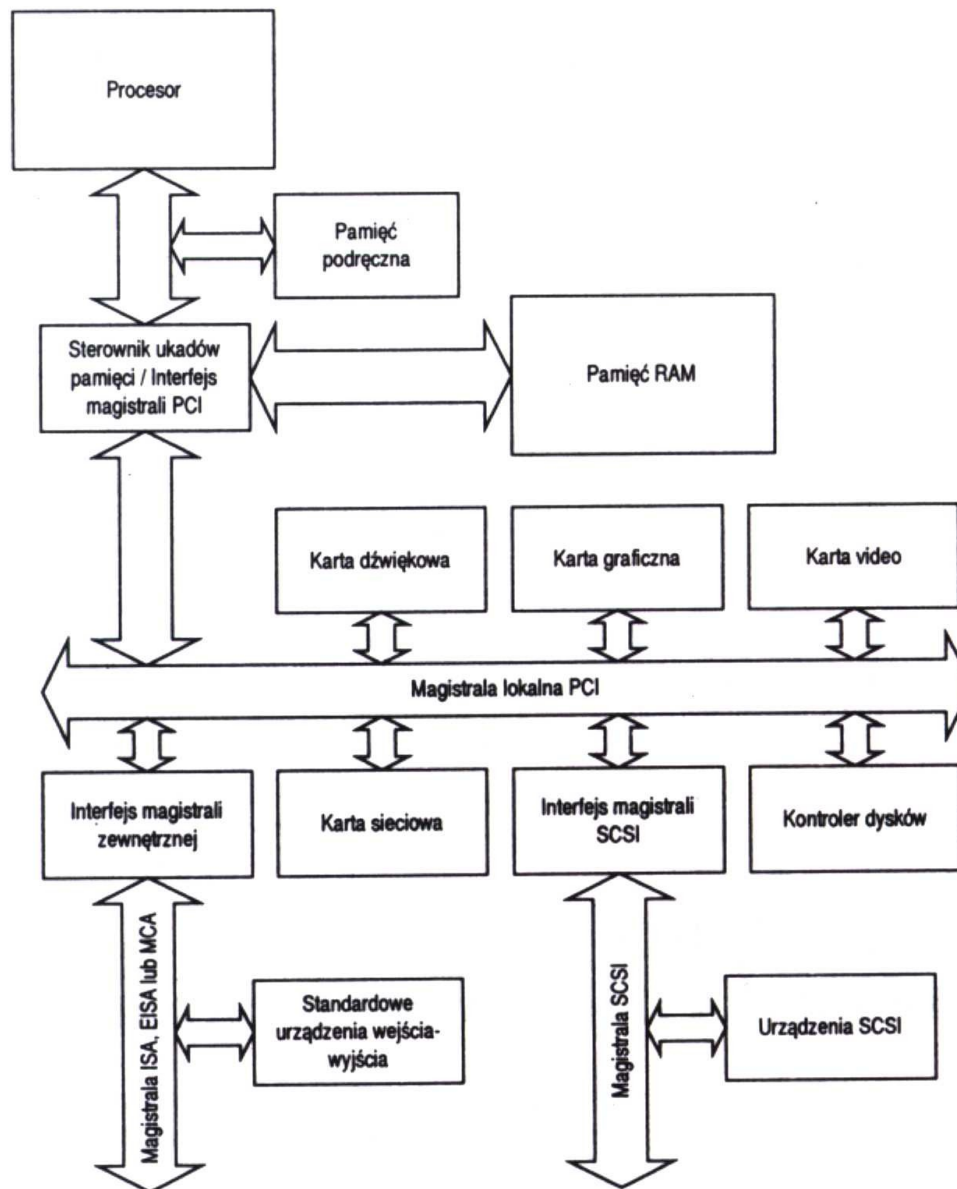


Sterownik cyfrowy



Architektura komputera z magistralą PCI

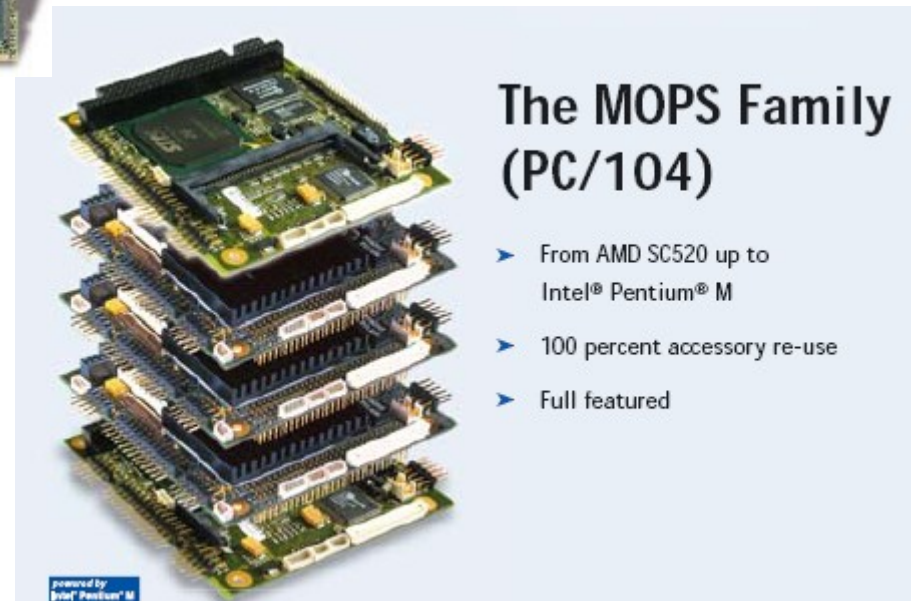
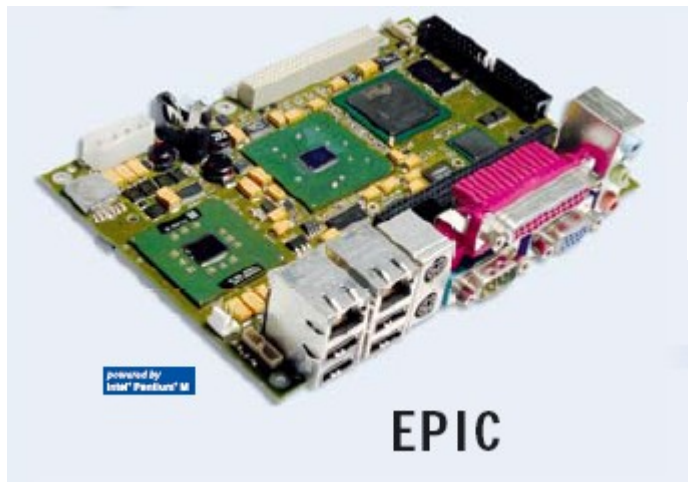
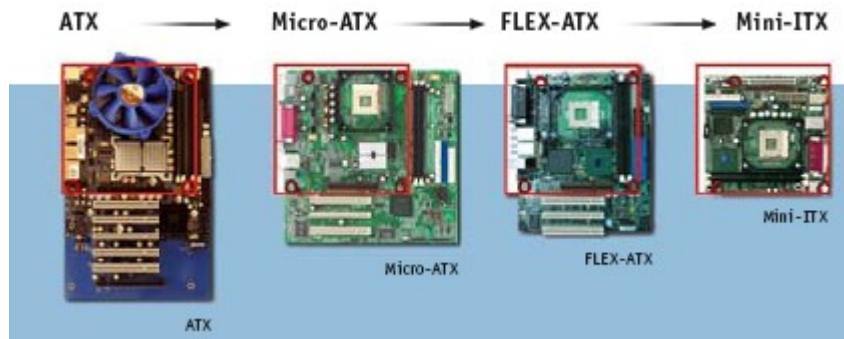
Rysunek 1.52.
*Architektura
komputera
z magistralą PCI*



Standardy płyt głównych

- WTX 356×425
- AT 350×305
- Baby-AT 330×216
- BTX 325×266
- ATX 305×244
- LPX 330×229
- NLX 254×228
- microATX 244×244
- DTX 244×203
- FlexATX 229×191
- Mini-DTX 203×170
- EBX 203×146
- microATX (Min.) 171×171
- Mini-ITX 170×170
- EPIC (Express) 165×115
- Nano-ITX 120×120
- COM Express 125×95
- ETX / XTX 114×95
- Pico-ITX 100×72
- PC/104 (-Plus) 96×90
- mobile-ITX 75×45

Przykłady płyt głównych



Parametry ETX

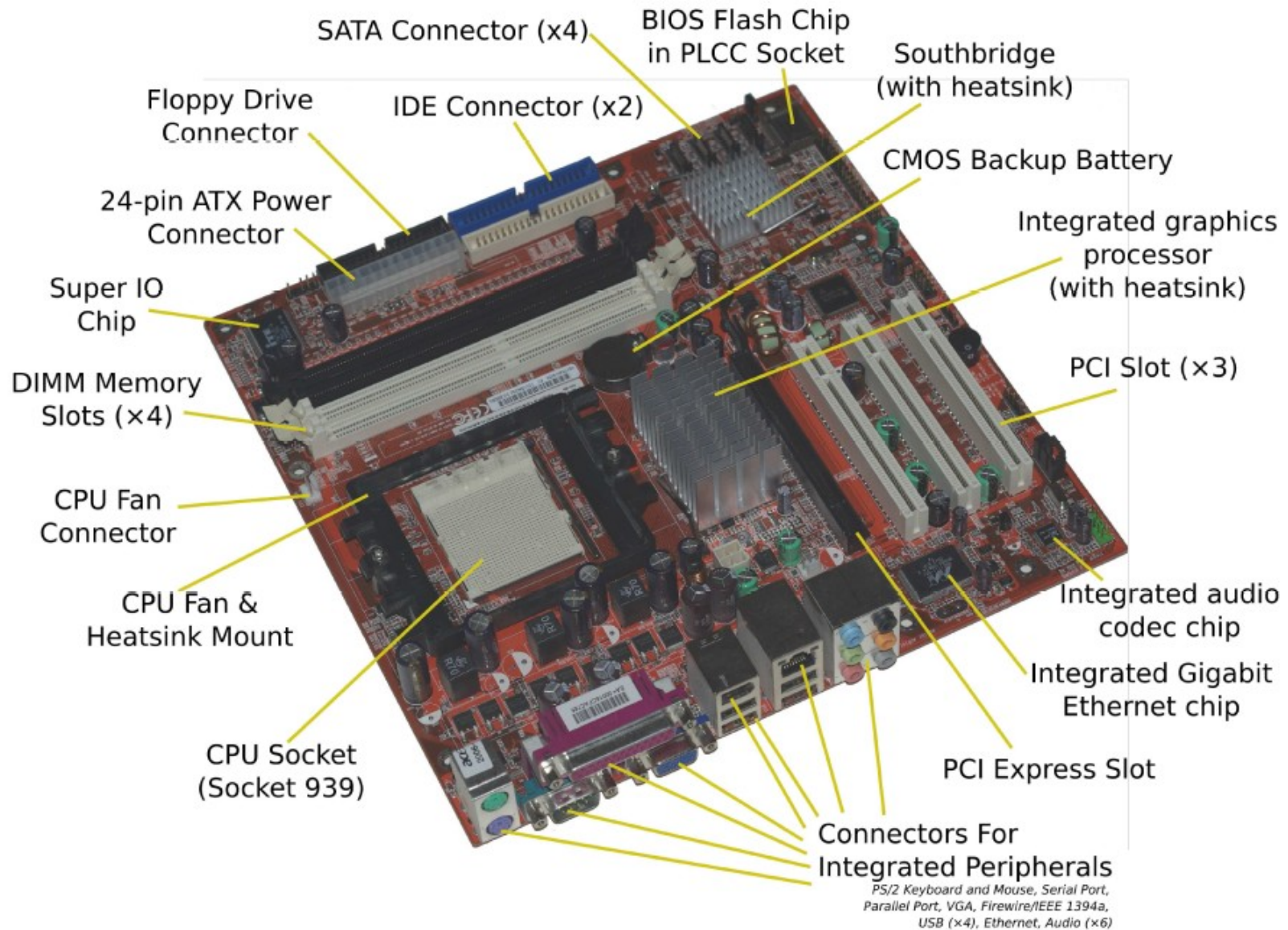
Features	ETX [®] -CD	ETX [®] -PM3	ETX [®] -PM	ETX [®] -CN8 
	  	 		
CPU	Intel® Core [®] 2 Duo L7400 (2x 1.5 GHz), L2400 (2x 1.66 GHz), Intel® Core [™] Duo U2500 (2x1,2GHz), Intel® Celeron [®] M CM 423 (1.06 GHz)	Intel® Pentium [®] M, Intel® Celeron [®] M	Intel® Pentium [®] M, Intel® Celeron [®] M	VIA® C7 1.5 GHz, VIA® Eden [™] 500 MHz
CPU Clock	1.06 GHz up to 2x 1.66 GHz	600 MHz up to 1.8 GHz	600 MHz, 1.0 GHz, 1.8 GHz	500 MHz up to 1.5 GHz
Cache	1 MByte up to 4 MByte (L2 on chip)	0 MByte up to 2 MByte (L2 on chip)	0 MByte up to 2 MByte (L2 on chip)	128 kByte (L2 on chip)
Chipset	Intel® 945GME, ICH7M	Intel® 855 GME (opt. 852)	Intel® 855 GME (opt. 852)	VIA® CN896
Bus Speed	667/533 MHz FSB	400 MHz	400 MHz	533 /667 MHz
DRAM	up to 2 GByte (DDR2-RAM)	1 GByte (DDR-SDRAM)	1 GByte (DDR-SDRAM)	up to 2 GByte (DDR2-SDRAM)
DRAM socket	1x DDR2-SODIMM socket	1 DDR -SODIMM, 200 pin	1 DDR -SODIMM, 200 pin	1x DDR2-SODIMM socket
SM Bus Support	✓	✓	✓	✓
Flash Disk	-	-	-	-
Hard Disk			Two enhanced IDE ports	
USB	4 ports USB 2.0	4 ports USB 2.0	4 ports USB 2.0	4 ports USB 2.0
USB Boot/Legacy Support	✓/✓	✓/✓	✓/✓	✓/✓
Ethernet	10/100Base-Tx	10/100Base-Tx	10/100Base-Tx	10/100Base-Tx
Ethernet Controller	Intel® 82562	Intel® 82562	Intel® 82562	VIA VT 6103L PHY
SATA	2x Serial ATA II ; RAID 0,1	2x Serial ATA ; RAID 0,1	-	2x Serial ATA
Audio Controller	Audio codec - AC97 - onboard	Audio codec - AC97 - onboard	Audio codec - AC97 - onboard	Audio codec - AC97 - onboard
Graphics Controller	GMA 950 with a powerful 333 MHz Core [™] and new DirectX 9 hardware acceleration, Dual Independent Display Support	Intel® Extreme Graphics 2, Dual Independent Display Support	Intel® Extreme Graphics 2, Dual Independent Display Support	integrated in VIA CN896 VIA UniChrome Pro [™] IGP (Chrome 9 [™] HCDX9 IGP), Dual Independent Display Support
Graphics Memory	Dynamic Video Memory Technology (DVMT) 3.0 supports up to 224 MByte VRAM UMA	up to 64 MByte UMA	up to 64 MByte UMA	up to 128 MByte UMA
Flat Panel Interface	JILI Interface (LVDS), SDVO	JILI Interface (LVDS), DVO	JILI Interface (LVDS), DVO	JILI Interface (LVDS)
Power Management	ACPI, APM 1.2, S3 support	ACPI, APM 1.2, S3 support	ACPI, APM 1.2, S3 support	ACPI, APM 1.2
Temperature/Humidity			operation 0° to 60°, storage: -30° to 85°C	
Power Consumption (typ.)	Typical: 15.4 W @ 2x 1.66 GHz, 5 V	Typical: 13.9 W @ 1.4 GHz, 5 V	Typical: 12.5 W @ 1.1 GHz, 5 V	tbd.
Dimensions H x W x D		95 x 114 mm	95 x 114 mm	

Parametry płyta przemysłowa

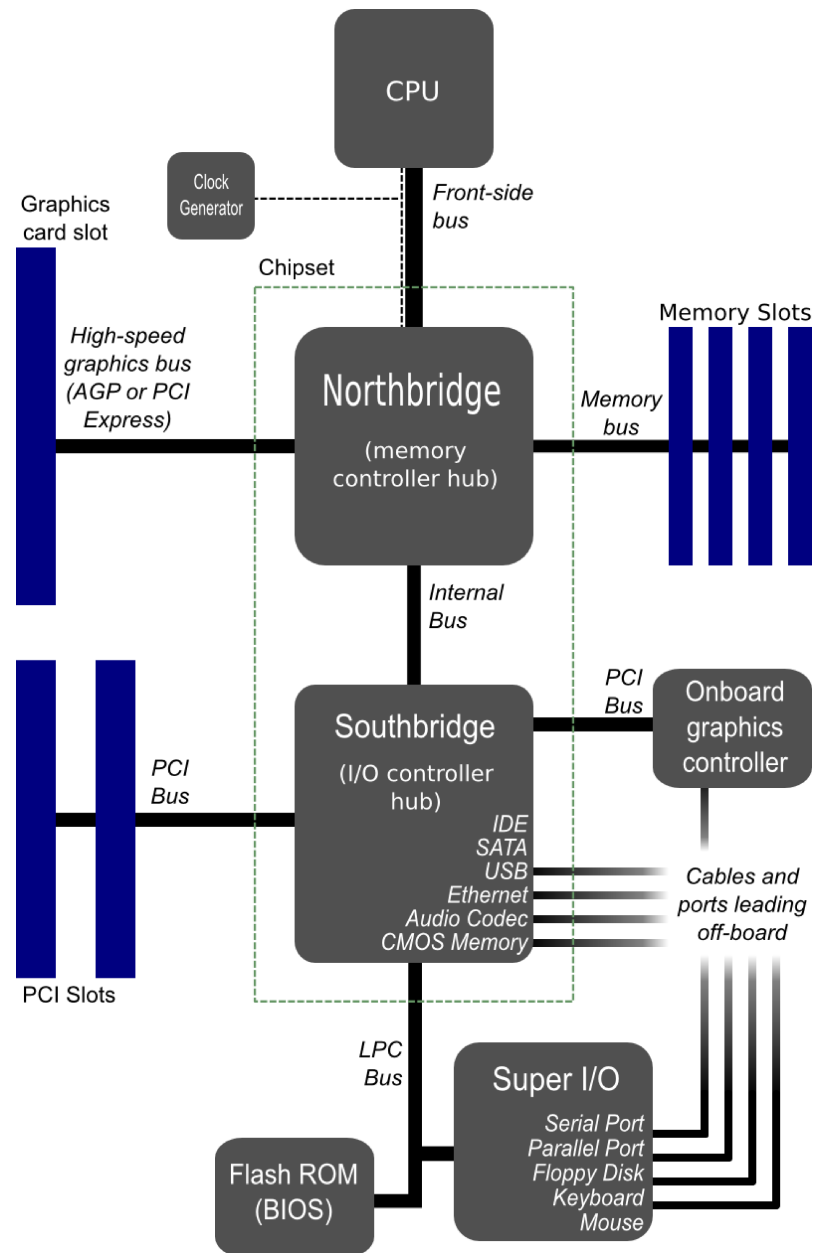
Construction	Anti-corrosion and long term stable heavy duty steel EN 10215-DX 51D+AZ 150-A-C
Mounting	19" Rack Mount, Desk Top, Tower
Paint Color	Flap blue, Body black, others on request
Weight	~ 16 kg
Control Panel Indicators	Power LED and HDD LED (others on request)
Control Panel Switch	ATX Power, Reset
CPU	Pentium® 4 Celeron® 2.0 GHz, Pentium® 4 2.8 GHz
Front Side Bus	400/533 MHz
DRAM	Up to 2 GByte DDR 333
I/O Standard	2x USB 2.0 Front side
I/Os	2x LAN 10/100, 1x VGA, PS/2 Mouse and Keyboard, 2x COM RS232C
Drives	accessible: 3x 5.25", 2x 3.5", 1x internal 3.5", KISS Store
Expansion Slots	4x PCI full size, 3x PCI half size, 5x ISA full size, 2x PICMG, others on request
Power Supply	AC 300 W wide range
Cooling	2x Hot Swap Chassis Fans ultra low noise
Protection Class	IP 20
Options (Fully Certified with System)	KISS Stor 1 or KISS Stor 0/5 RAID Subsystem, Slide Rails
Altitude	0 - 3000 m (0 - 10.000 ft) operating
Shock DIN EN 60068-2-27	operating: 15G, 11 ms 6 axis
Vibration DIN EN 60068-2-6	operating: 10 - 500 Hz 1G
Humidity rel.	operating: 5 - 95% rel non condensing
Operating System	WIN 2000, WIN XP, Linux,
MTBF	50.000 h* at 25°C
Noise	~ 35 dB
Dimensions H x W x D	4U x 19" x 472 mm
Operating Temperature	0° to 50°C
Type	Premium

Construction	Anti-corrosion and long term stable heavy duty steel EN 10215-DX 51D+AZ 150-A-C
Mounting	19" (Rackmount)
Paint Color	Front: RAL 7021 (black)
Weight	~17 kg
Control Panel Indicators	Power LED, HDD LED
Control Panel Switch	PWR ON, Reset
CPU	Celeron® 2.0 GHz, Pentium® 4 2.8 GHz
Front Side Bus	400/533 MHz
DRAM	Up to 2 GByte DDR 333
I/O Standard	2x USB
Drives	1x 3.5" internal, 1x 3.5" and 2x 5.25" front accessible
Expansion Slots	Backplane 1: 5x ISA, 2x PICMG, 4x PCI, 3x PCI half size, Backplane 2: 7x PCI*, 3x PCI half size, 2x PICMG, 2x ISA
Power Supply	AC 300 W wide range
Cooling	2 Chassis FAN
Protection Class	IP54 front
Options (Fully Certified with System)	I/O boards, Fieldbus, Ethernetcards, sound cards, fan control board
Altitude	10.000 ft
Vibration DIN EN 60068-2-6	10 - 58 Hz +-0,075 mm, 58 - 500 Hz 1 g
Humidity rel.	10 - 95% non condensing
Operating System	WIN 2000, WIN XP, Linux, Solaris with PCI 951
MTBF	> 30.000 h*
Dimensions H x W x D	Front: 19" x 4U, Body: 174 mm x 446 mm x 452 mm
Operating Temperature	0° to 50°C
Type	Premium

Płyta główna



Płyta główna schemat



Front Side Bus

- Front Side Bus (FSB) jest występującą w wielu architekturach komputerów PC magistralą łączącą CPU z kontrolerem pamięci (najczęściej zlokalizowanym w mostku północnym).
- Składa się ona z linii adresowych, linii danych oraz linii sterowania.
- Parametry FSB (liczba linii poszczególnych typów, częstotliwość) zależne są od zastosowanego procesora.
- Następcą FSB dla platform firmy Intel jest magistrala QuickPath Interconnect, dla AMD magistrala HyperTransport.

Magistrala HyperTransport

- HyperTransport, znana również jako Lightning Data Transport (LDT) jest, opracowaną przez AMD magistralą systemową spotykaną w komputerach PC wyposażonych w procesor z zintegrowanym kontrolerem pamięci (zastępuje tam FSB).
- Jest to łącze typu punkt-punkt, umożliwiające połączenie ze sobą dwóch urządzeń. Składa się z dwóch łącz jednokierunkowych. Szerokość pojedynczego łącza jednokierunkowego może wynosić od 2 do 32 bitów (łącza w różnych kierunkach mogą mieć różną szerokość).
- HyperTransport występuje w wersjach: 1.0, 2.0, 3.0 i 3.1, które mogą pracować z częstotliwościami od 200 MHz do 3,2 GHz.
- Umożliwia połączenie typu DDR (Double Data Rate), które oznacza, że dane są transmitowane na obu zboczach sygnału taktującego (wznoszącymi i opadającym), dając podwojenie efektywnej przepustowości.

Przepustowość magistrali HyperTransport

HyperTransport Version	Year	Max. HT Frequency	Max. Link Width	Max. Aggregate Bandwidth (bi-directional)
1.0	2001	800 MHz	32 Bit	12.8 GB/s
1.1	2002	800 MHz	32 Bit	12.8 GB/s
2.0	2004	1.4 GHz	32 Bit	22.4 GB/s
3.0	2006	2.6 GHz	32 Bit	41.6 GB/s
3.1	2008	3.2 GHz	32 Bit	51.2 GB/s

Mostek północny

- Mostek północny (ang. northbridge) - element współczesnych chipsetów, realizujący połączenia pomiędzy procesorem, pamięcią operacyjną, magistralą AGP lub PCI Express i mostkiem południowym.
- W większości współczesnych płyt głównych mostek północny pełni rolę kontrolera pamięci oraz pośrednika pomiędzy procesorem, pamięcią operacyjną i kartą graficzną.
- Komunikacja pomiędzy procesorem a resztą podzespołów płyty głównej odbywa się przy pomocy mostka południowego.

Mostek południowy

- Mostek południowy (ang. southbridge) – element współczesnych chipsetów, realizujący połączenie procesora do wolniejszej części wyposażenia mikrokomputera:
 - napędów dysków twardych (złącza IDE/ATA/SATA/ATAPI)
 - magistral ISA, PCI, SMB
 - sterownika przerwań
 - sterownika DMA
 - nieulotnej pamięci BIOS
 - modułu zegara czasu rzeczywistego

Mostek południowy

- Opcjonalnie most południowy może obsługiwać również:
 - łącze USB, FireWire, Ethernet
 - złącze do sterownika RAID
- Niekiedy mostek południowy obsługuje także zewnętrzne złącza szeregowo, w tym złącza myszy i klawiatury oraz RS-232.
- Zazwyczaj jednak urządzenia te dołączane są do mostka południowego przez dodatkowy układ nazywany SIO (ang. Super Input/Output).
- Przez SIO obsługiwane są również złącza równoległe (port Centronics), łącze podczerwieni (IrDA), stacje dyskiety i Flash ROM BIOS-u.

Magistrale komputerów

- ISA
- EISA
- MCA
- VESA Local Bus
- PCI
- AGP
- AGR
- PCI Express
- PCI X

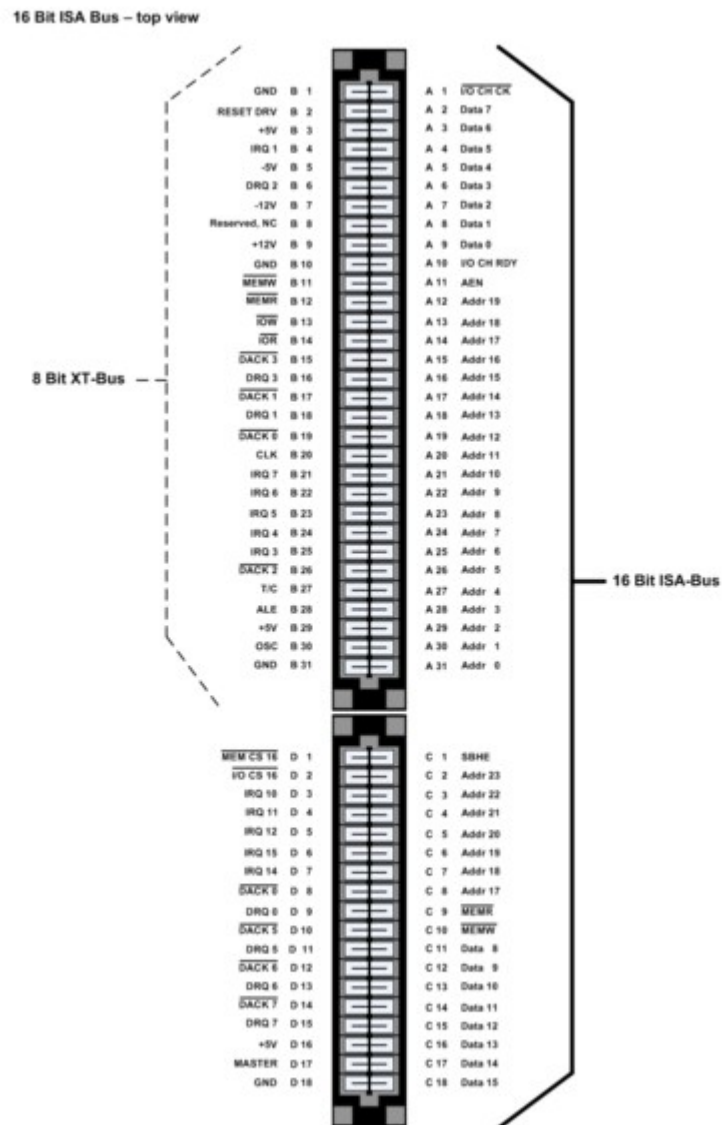
Magistrala ISA

- ISA (ang. Industry Standard Architecture - standardowa architektura przemysłowa) to standard magistrali oraz łączy kart rozszerzeń dla komputerów osobistych, wprowadzony w roku 1984, jako ulepszenie architektury IBM PC/XT do postaci szesnastobitowej.
- Służy do przyłączania kart rozszerzeń do płyty głównej.

Typowe parametry złącza ISA

- szyna danych 16-bitowa lub 8-bitowa
- szyna adresowa 24-bitowa
- brak sygnałów związanych z DMA
- sygnały sterujące: MEMR, MEMW, IRQ1, IRQ7, IRQ7, IRQ9, IRQ12, IRQ14, IRQ15, CLK, OSC
- teoretyczna szybkość 8 Mb/s (efektywna w granicach od 1,6 Mb/s do 1,8 Mb/s)

Widok złącza ISA



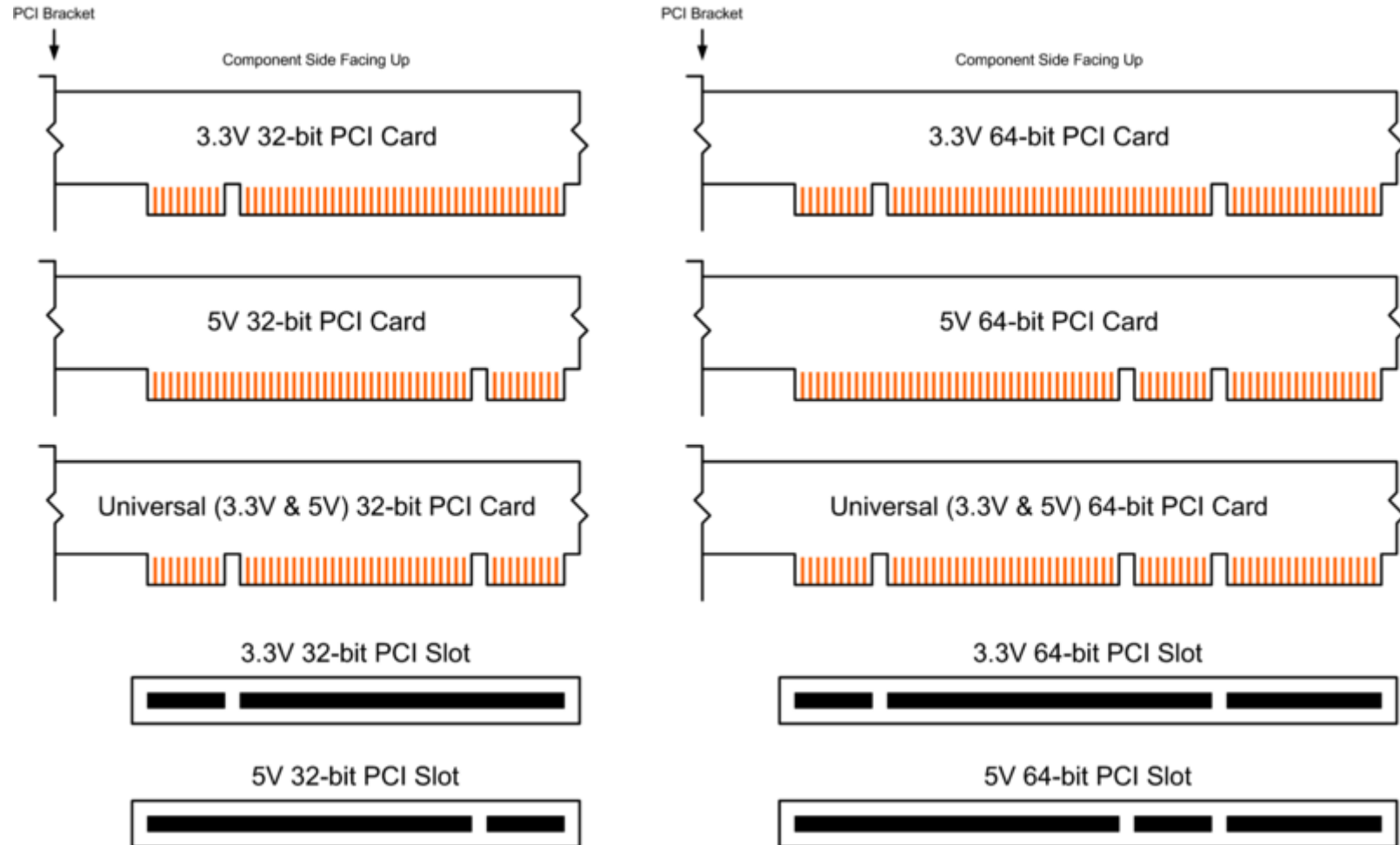
Magistrala PCI

- PCI (ang. Peripheral Component Interconnect) -
magistrala komunikacyjna służąca do przyłączania
urządzeń do płyty głównej w komputerach klasy PC.
- Podstawowa częstotliwości taktowania to 33 MHz i
szerokości 32 bity, szybkość transmisji 132 MB/s.
- Karty dołączone do szyny PCI mogą komunikować się bez
udziału mikroprocesora, z wykorzystaniem mechanizmów
DMA.
- Dla każdej karty zdefiniowane są tzw. rejestry
konfiguracyjne. Przy ładowaniu systemu procesor
odczytuje zapisane w nich dane i rozpoznaje, jaka karta
jest umieszczona w gnieździe. Instalacja i inicjacja karty
następuje potem w pełni automatycznie.

Wersje magistrali PCI

Wersje PCI				
	PCI 2.0	PCI 2.1	PCI 2.2	PCI 3.0
Rok wprowadzenia	1993	1994	1999	2002
Maksymalna szerokość szyny danych	32 bity	64 bity	64 bity	64 bity
Maksymalna częstotliwość taktowania	33 MHz	66 MHz	66 MHz	66 MHz
Maksymalna przepustowość	133 MB/s	533 MB/s	533 MB/s	533 MB/s
Napięcie	5 V	5 V	5 V / 3,3 V	3,3 V

Złącza magistrali PCI



Magistrala PCI Express

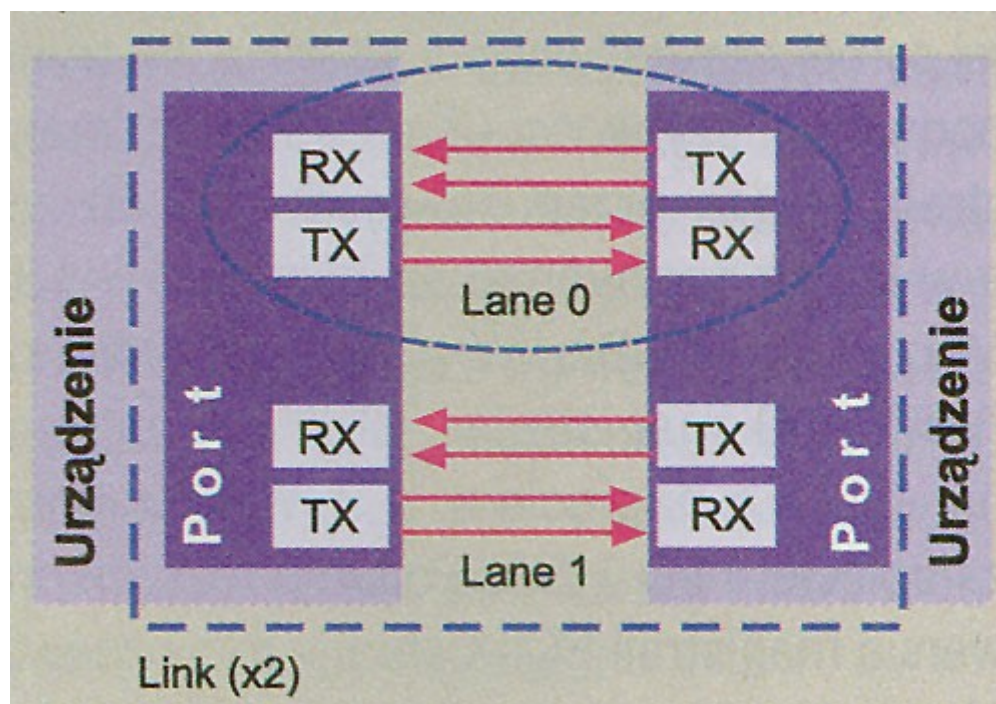
- PCI-s (PCIe, PCI-E), znana również jako 3GIO (od 3rd Generation I/O), jest pionową magistralą służącą do podłączania urządzeń do płyty głównej. Zastąpiła ona magistralę PCI oraz AGP.
- PCI-Express stanowi magistralę lokalną typu szeregowego, łączącą dwa punkty (Point-to-Point).
- Nie jest to więc magistrala w tradycyjnym rozumieniu, i nie jest rozwinięciem koncepcji "zwykłego" PCI w związku z czym nie jest z nim kompatybilne.
- Taka konstrukcja eliminuje konieczność dzielenia pasma pomiędzy kilka urządzeń - każde urządzenie PCI-Express jest połączone bezpośrednio z kontrolerem. Sygnał przekazywany jest za pomocą dwóch linii, po jednej w każdym kierunku.

Magistrala PCI Express

- Możliwe jest kilka wariantów tej magistrali - z 1, 2, 4, 8, 12, 16 lub 32 liniami (każda składająca się z dwóch 2-pinowych części - nadawczej i odbiorczej).
- Wraz ze wzrostem liczby linii wydłużeniu ulega gniazdo, jego konstrukcja (poprzez wspólną część początkową i jedynie dodawanie na końcu nowych linii) umożliwia włożenie wolniejszej karty do szybszego gniazda (w drugą stronę jest niemożliwe). Gniazdo 1x ma 18 pinów z każdej strony, gniazdo x4 - 32, gniazdo x8 - 49, zaś gniazdo x16 - 82 piny z każdej strony.

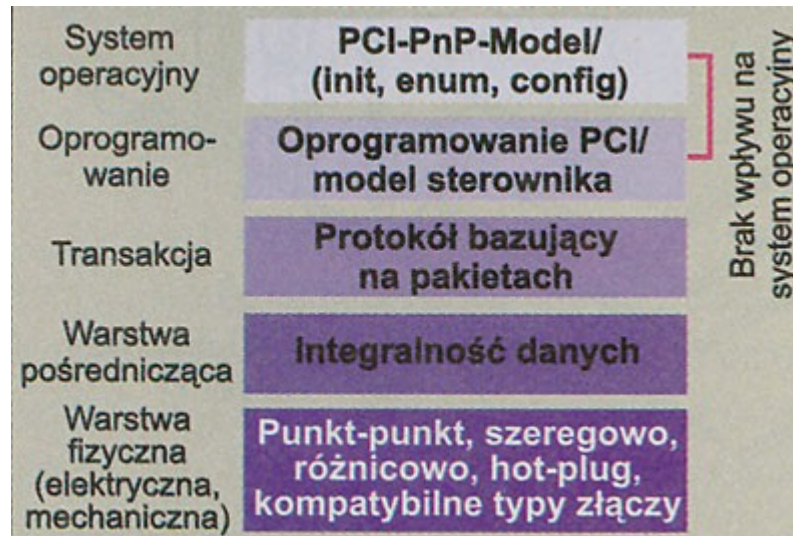
Łącze PCI Express

Łącze PCI Express - para dwóch przewodów różnicowych do nadawania i odbioru tworzy jedną linię.



Architektura PCI Express

- Architektura PCI Express opiera się na modelu warstw.
- Każda warstwa odpowiada za określone zadania, całość zapewnia poprawny przepływ danych.



Warstwa fizyczna

- Warstwa fizyczna stanowi najniższy poziom modelu warstwowego i steruje przepływem danych przez poszczególne przewody szeregowe magistrali.
- Przed każdym przekazem nadajnik i odbiornik kodują dane według procedury 8B/10B. Ta szeregowa technika kodowania przekształca informacje użyteczne o długości ośmiu bitów na bloki danych o długości dziesięciu bitów.
- W strumieniu danych poprzez odpowiednio nawzajem po sobie następujące zmiany bitów zawarte są informacje taktujące, za pomocą których synchronizują się stacje przesyłowe. Nie potrzeba dodatkowych sygnałów do kontroli przepływu danych.

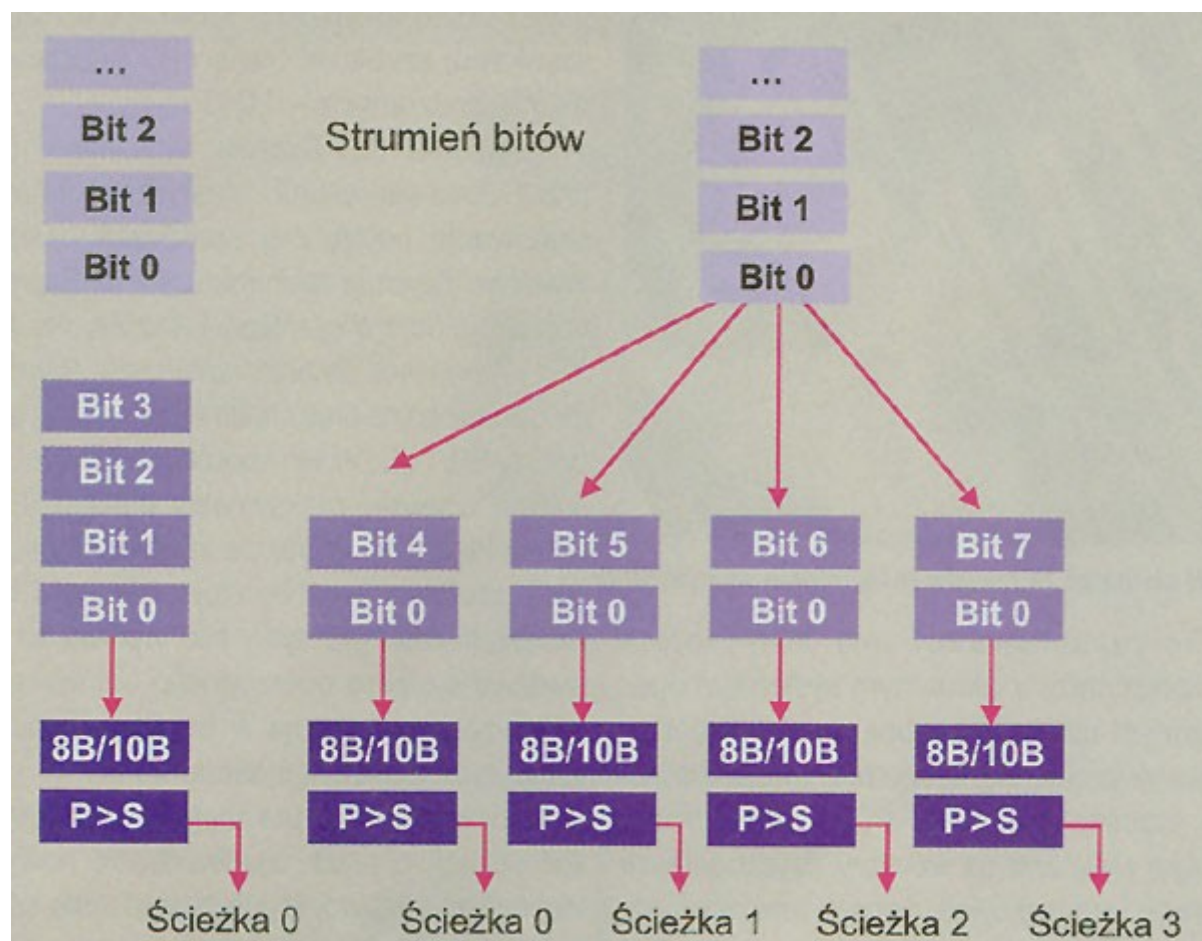
Warstwa fizyczna

- Wadą kodowania 8B/10B jest zmniejszenie o 20 procent efektywnej szybkości transmisji.
- Przy częstotliwości podstawowej 2,5 GHz magistrala PCI Express uzyskuje maksymalną szybkość transmisji 2,5 Gb/s na kierunek i parę przewodów, co odpowiada 2 Gb/s danych użytecznych.
- Planowane jest podwyższenie częstotliwości do 10 GHz, w ten sposób osiągnięta zostanie maksymalna możliwa do uzyskania szybkość transmisji w przewodach miedzianych - 10 Gb/s.

Warstwa fizyczna

- Magistrala PCI Express umożliwia, poprzez dodawanie linii, elastyczne, liniowe skalowanie potrzebnej szerokości pasma.
- Warstwa fizyczna architektury PCI Express obsługuje linie o szerokości 1x, 2x, 4x, 8x, 16x i 32x. Dane do przesyłania rozdzielane są na poszczególne linie i kodowane według procedury 8B/10B.
- W ten sposób magistrala 32-liniowa uzyskuje maksymalny transfer 9,31 GB na kierunek. W trakcie inicjalizacji nadajnik i odbiornik synchronizują szerokość linii i częstotliwość przesyłu.
- Nie wpływa to na warstwę systemu operacyjnego ani oprogramowania i gwarantuje w ten sposób pełną kompatybilność ze standardami PCI.

Warstwa fizyczna



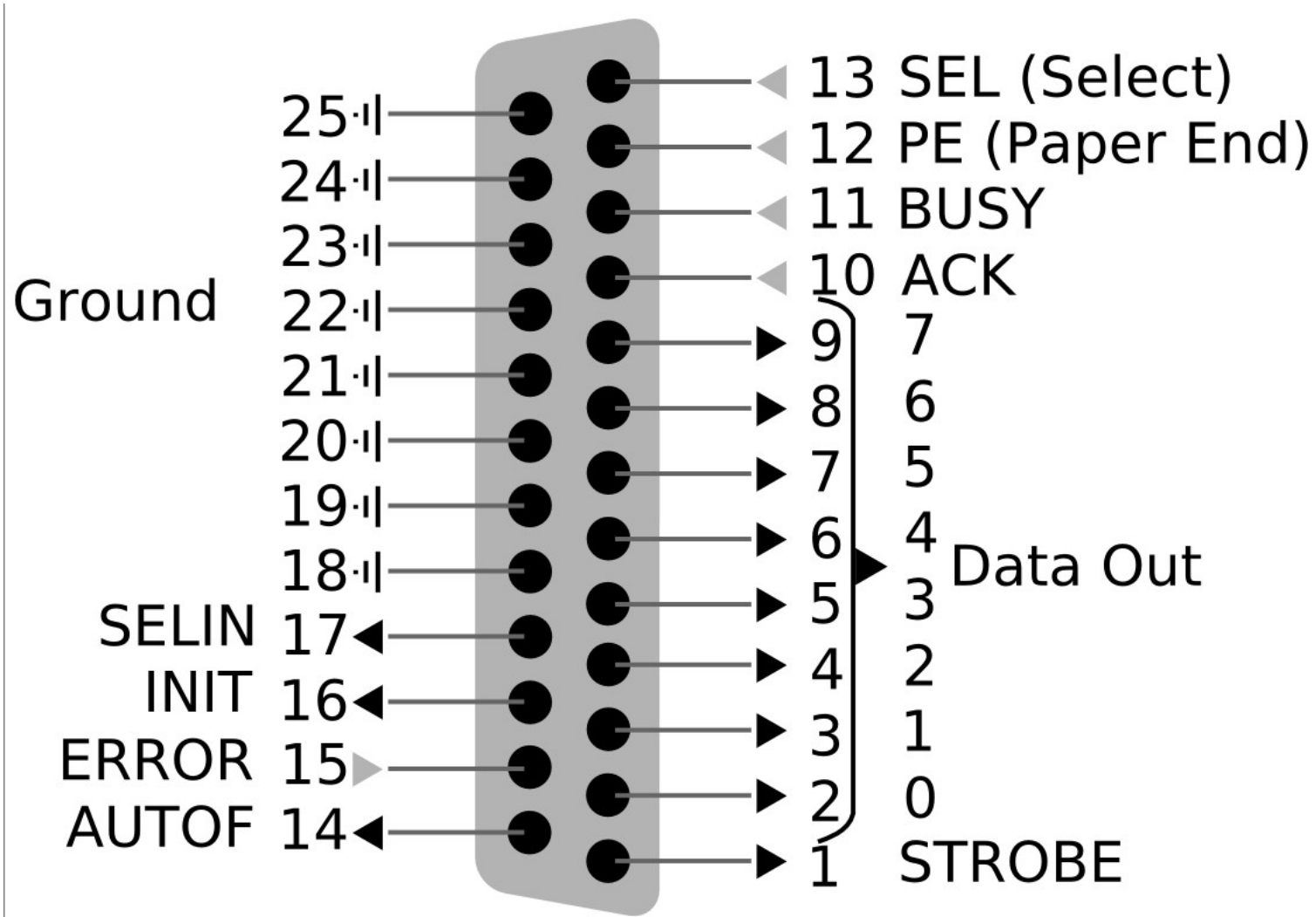
Interfejs IEEE 1284

- Interfejs IEEE 1284 - nazwa 25-pinowego złącza w komputerach osobistych. Zwany jest też portem LPT lub portem równoległym.
- IEEE 1284 jest portem równoległym wykorzystywanym w głównej mierze do podłączenia urządzeń peryferyjnych, takich jak: drukarki, skanery, plotery.
- Magistrala tego interfejsu składa się z: 8 linii danych, 4 linii sterujących i 5 linii statusu. Nie zawiera linii zasilających. Linie magistrali są dwukierunkowe (w standardzie Centronics jednokierunkowe), poziomy sygnałów na liniach odpowiadają poziomom TTL.
- Interfejs IEEE 1284 zapewnia transmisję na odległość do 5 metrów, jeśli przewody sygnałowe są skręcane z przewodami masy, w przeciwnym przypadku na odległość do 2 metrów.
- Transmisja danych odbywa się z potwierdzeniem, z maksymalną prędkością ok. 2 MB/s. IEEE 1284 nie oferuje funkcjonalności hot plug

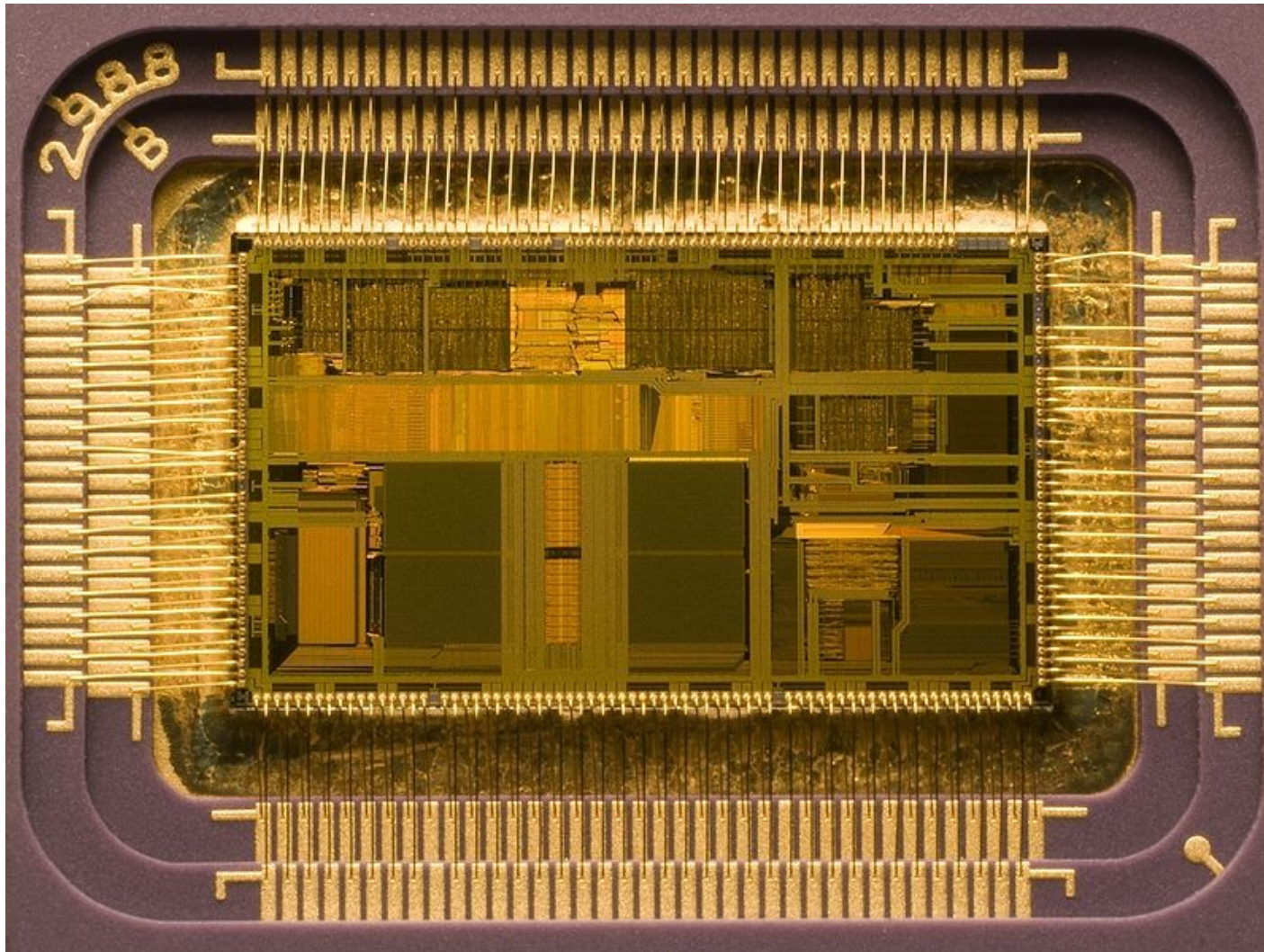
Protokoły transmisji

- W standardzie IEEE 1284 zdefiniowano następujące protokoły transmisji danych:
 - SPP (ang. Standard Parallel Port, znany też pod nazwą Compatibility Mode) - tryb kompatybilności ze złączem Centronics z możliwością transmisji dwukierunkowej. Port zapewnia najniższy transfer (150 KB/s). Wadą jest obsługa poprzez przerwania, co jest utrudnione w systemach wielozadaniowych.
 - Nibble Mode - tryb półbajtowy (czterobitowy), przy transmisji z urządzenia zewnętrznego po liniach statusu. Prędkość transmisji nie przekracza 50 KB/s. Odpowiednik portu Bi-tronics wprowadzonego przez Hewlett-Packard.
 - Byte Mode - tryb bajtowy (ośmiobitowy).
 - EPP (ang. Enhanced Parallel Port) - najczęściej stosowany tryb. Brak tutaj kanału DMA. Hand-shaking realizowany jest sprzętowo, co umożliwia działanie w systemie wielozadaniowym (po wyłączeniu procesu transmisja nadal trwa) oraz znacznie ułatwia programowanie.
 - ECP (ang. Extended Capability Port) - port używa DMA i oferuje najwyższe prędkości (do 2 MB/s). Wykorzystywane są bufory FIFO.

Wyprowadzenia złącza LPT



Procesor

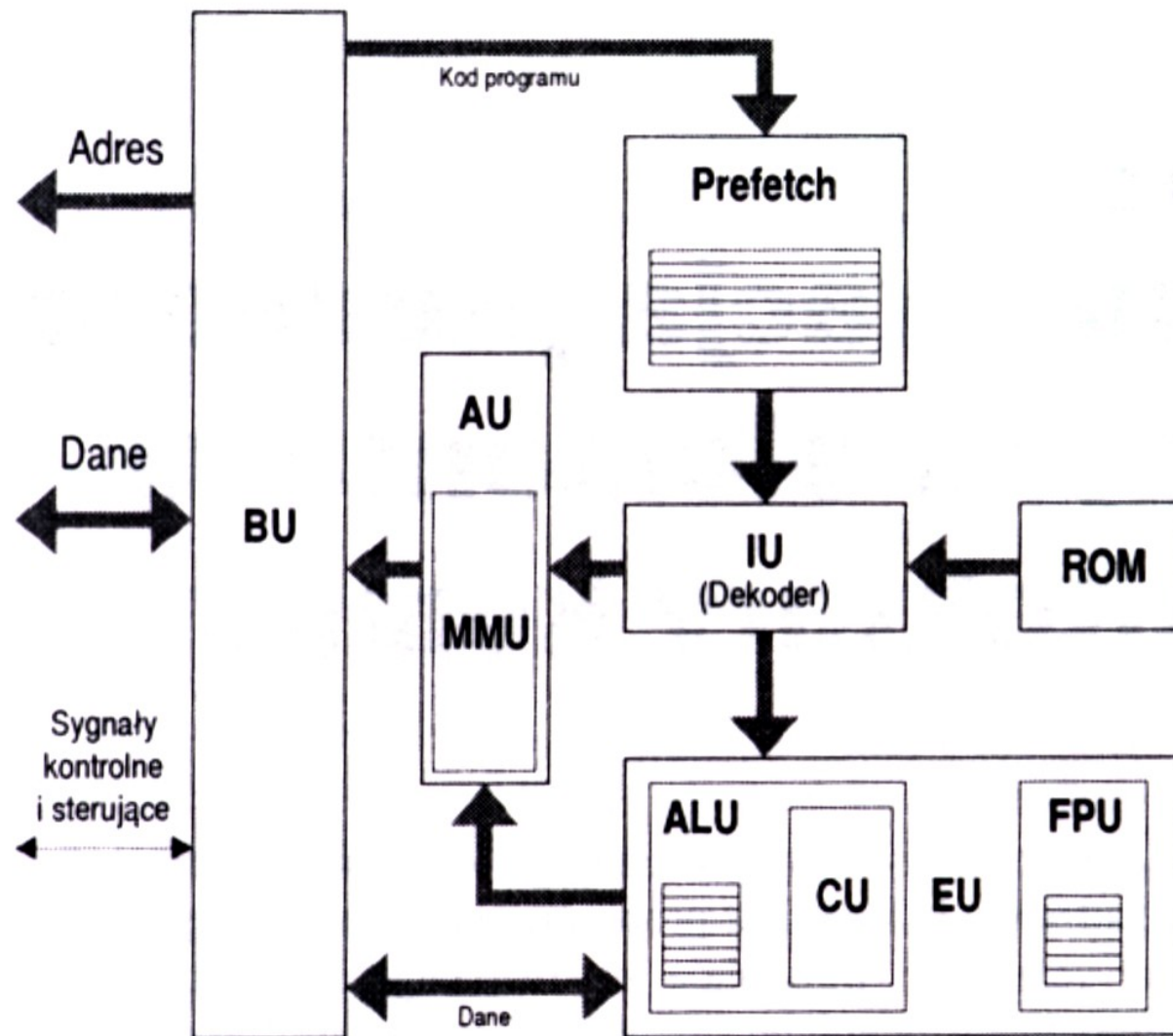


Intel 486 DX2

Schemat blokowy procesora

Rysunek 1.1.

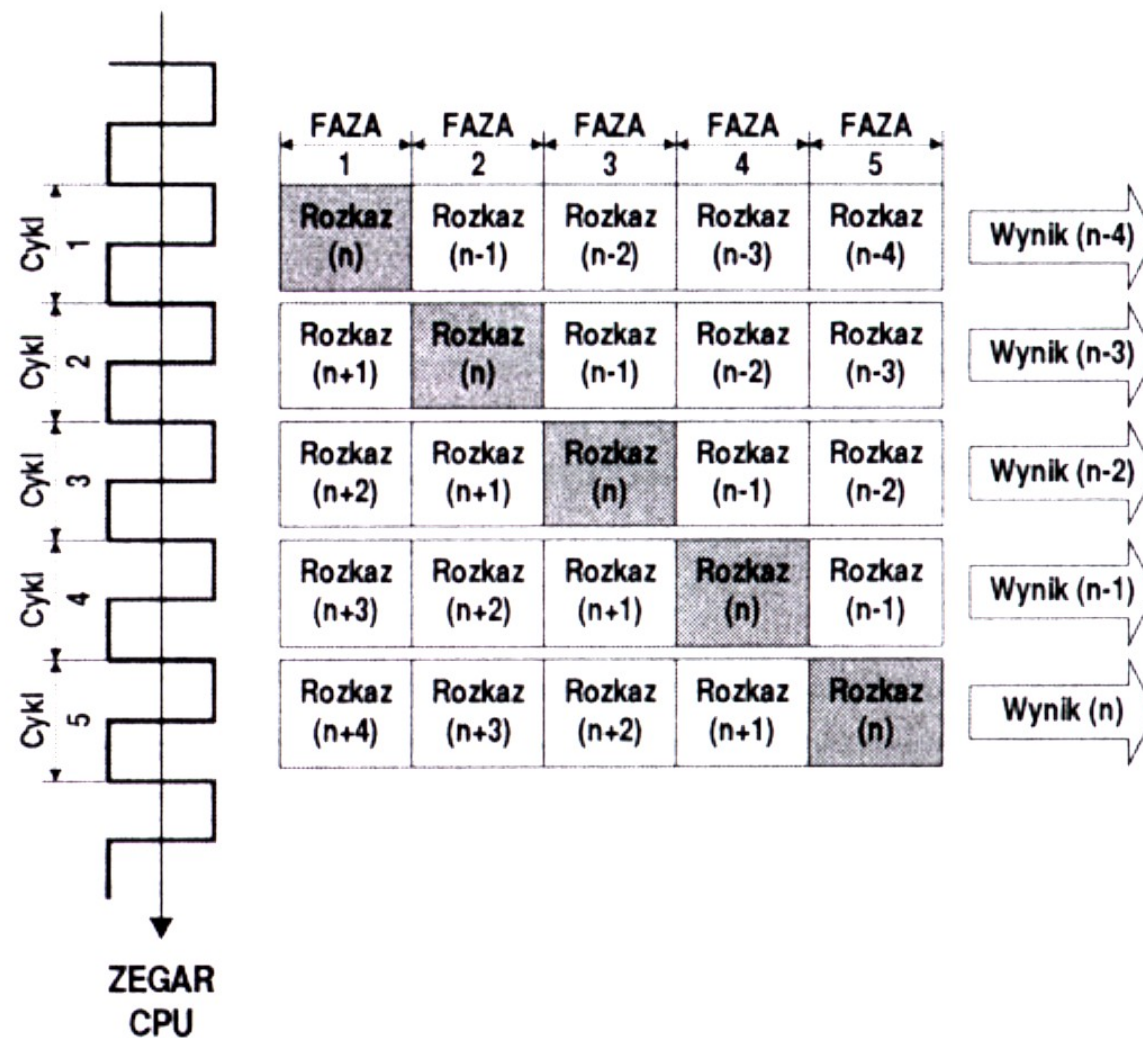
Schemat blokowy procesora



Przetwarzanie potokowe

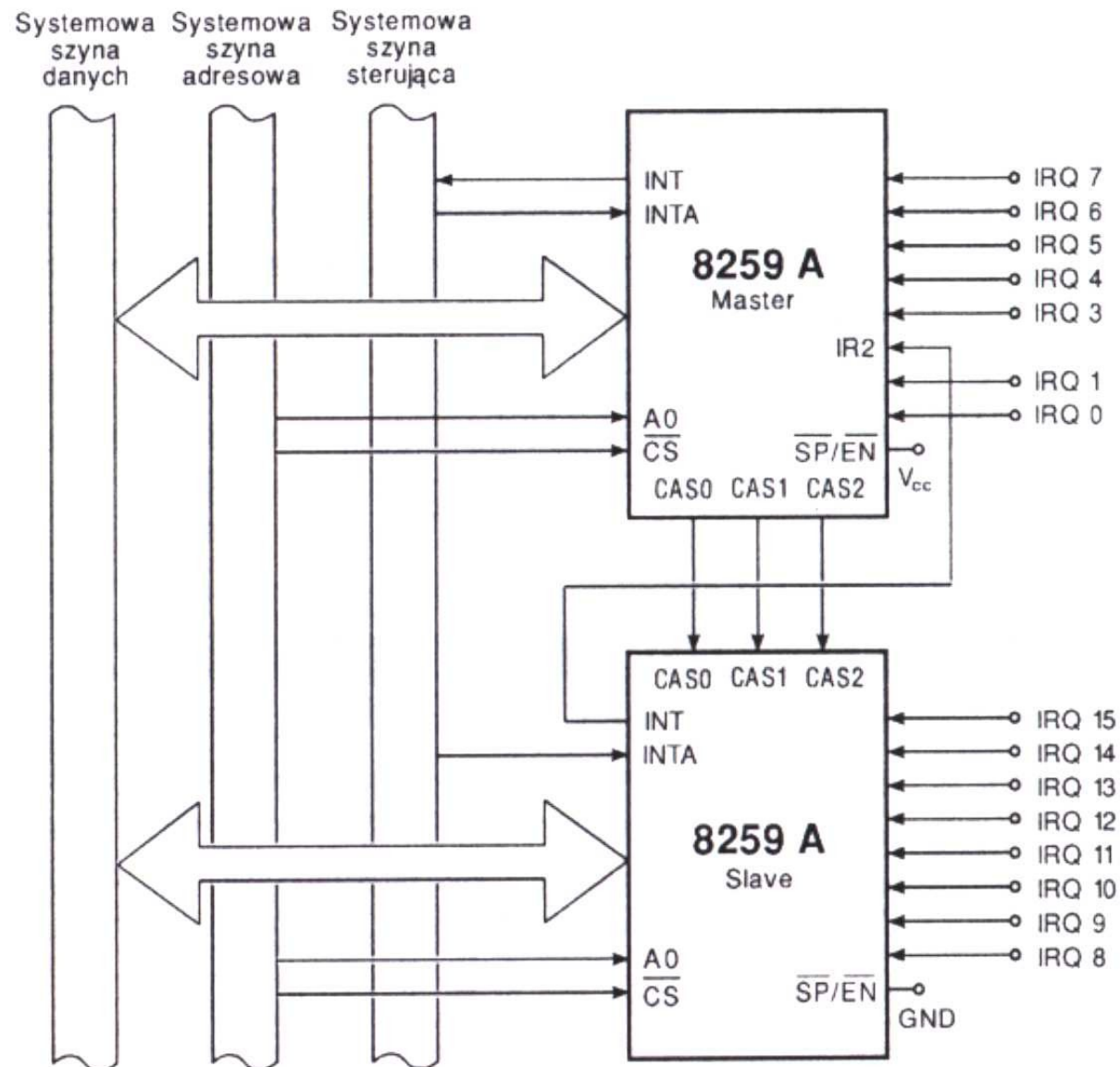
Rysunek 1.2.

*Idea potokowego
przetwarzania
danych*



Kontroler przerwań

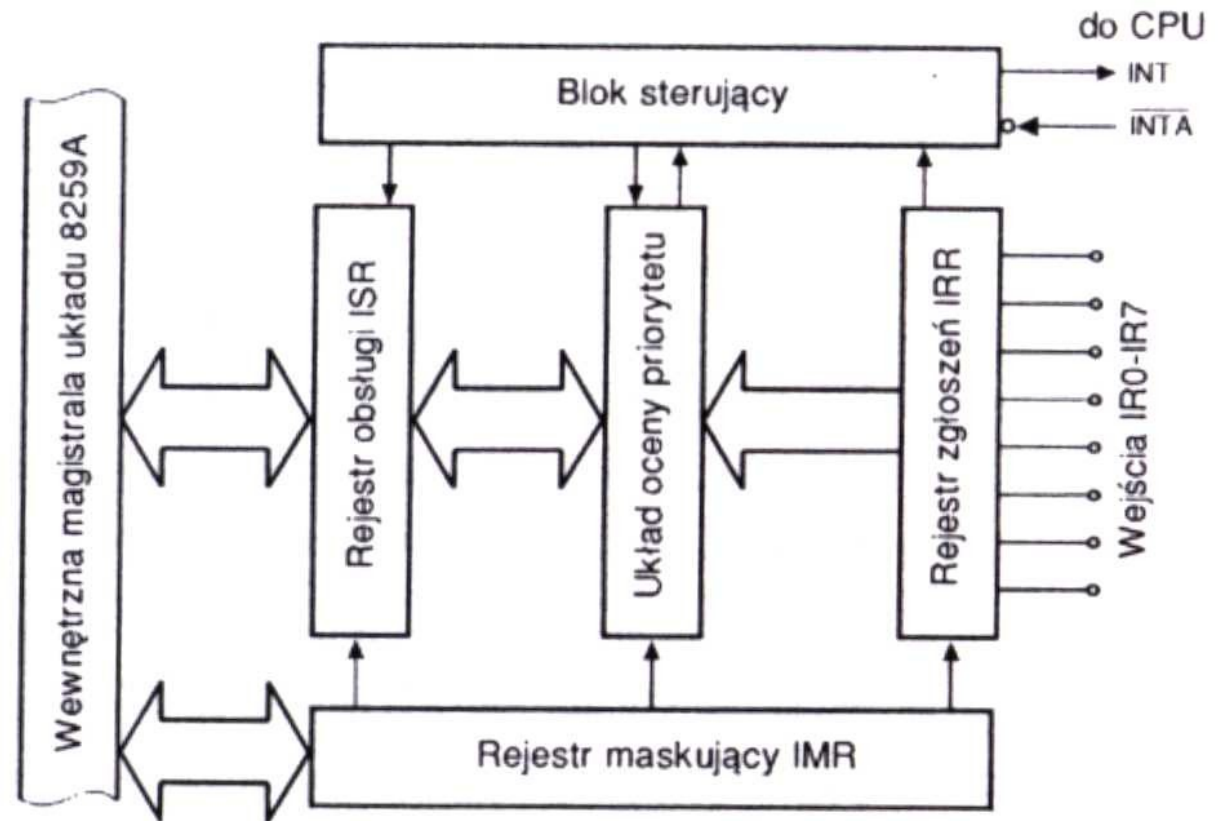
Rysunek 4.3.
*Schemat
kaskadowego
połączenia dwóch
układów 8259A*



Kontroler przerwań 8259A

Rysunek 4.2.

*Schemat blokowy
układu 8259A*



DMA

- DMA (ang. Direct Memory Access) - bezpośredni dostęp do pamięci.
- Technika, w której inne układy (np. kontroler dysku twardego, karta dźwiękowa, itd.) mogą korzystać z pamięci operacyjnej RAM lub (czasami) portów we-wy pomijając przy tym procesor główny - CPU.
- Wymaga to współpracy ze strony procesora, który musi zaprogramować kontroler DMA do wykonania odpowiedniego transferu, a następnie na czas przesyłania danych zwolnić magistralę systemową (przejsć w stan wysokiej impedancji).
- Transfer jest już zadaniem wyłącznie kontrolera DMA. Realizacja cykli DMA może przez urządzenie być zrzucona na specjalny układ (np. w komputerach PC) lub być realizowana samodzielnie przez urządzenie.

DMA

- DMA ma za zadanie odciążyć procesor główny od samego przesyłania danych z miejsca na miejsce (np. z urządzenia wejściowego do pamięci), procesor może w tym czasie zająć się 'produktywnym' działaniem, wykonując kod programu pobrany uprzednio z pamięci RAM do pamięci cache operujący na danych w tejże pamięci zgromadzonych.
- Specjalizowane układy wspomagające DMA (np. te spotykane w PC) potrafią też kopiować obszary pamięci dużo szybciej niż uczyniłby to programowo procesor główny.